

一种二维访问效率均衡的 SAR 数据矩阵转置方法

刘小宁, 谢宜壮, 赵博雅, 陈 禾, 杨 晨

(北京理工大学信息与电子学院, 北京 100081)

摘 要: 针对 SAR 成像矩阵转置效率偏低的问题, 提出了矩阵分块三维映射法. 该方法基于带有 bank 划分的存储介质并利用其数据访问特性, 通过矩阵分块和跨 bank 优先数据访问方式将二维数据矩阵映射至存储介质的三维存储空间, 能够充分发挥存储介质的数据访问效率. 实测结果表明, 该方法使二维数据的访问效率都接近于顺序访问的效率, 极大提高了 SAR 成像的矩阵转置效率.

关键词: SAR 成像; 矩阵转置; 跨行访问; 三维映射

中图分类号: TN952 **文献标识码:** A **文章编号:** 0372-2112 (2016)01-0033-06

电子学报 URL: <http://www.ejournal.org.cn> **DOI:** 10.3969/j.issn.0372-2112.2016.01.006

A SAR Data Matrix Transpose Method of Efficiency Balanced Two Dimensional Access

LIU Xiao-ning, XIE Yi-zhuang, ZHAO Bo-ya, CHEN He, YANG Chen

(School of Information and Electronics, Beijing Institute of Technology, Beijing 100081, China)

Abstract: A sub-matrix three-dimensional mapping method was proposed to improve the matrix transpose efficiency for SAR imaging processing. This method, which is based on storage medium consisting of several banks and uses its data access features, maps two-dimensional data matrix to three-dimensional space of storage medium. The mapping is implemented through sub-matrix and cross bank first data access, and it can give full play to data access efficiency of storage medium. The experimental results show that this method enables the data access efficiency of both dimensional to be closed to sequential access efficiency. It greatly improved the matrix transpose efficiency for SAR imaging processing.

Key words: SAR imaging; matrix transpose; cross row access; three-dimensional mapping

1 引言

合成孔径雷达(SAR, Synthetic Aperture Radar)采集到的原始数据为一个二维数据矩阵, 二维数据矩阵每一行的数据为发射的线性调频脉冲的各个采样点的值, 每一列的数据为雷达在不同的空间位置处接收到的线性调频脉冲的相应的采样点值. 这样, 二维数据矩阵的行方向就为距离向, 列方向就为方位向^[1]. 常用的 SAR 成像处理算法, 如 RD 算法、CS 算法将二维数据矩阵的处理转化成多次的一维处理, 即距离向处理和方位向处理, 继而实现二维高分辨率成像. 多次的一维处理之间需要进行行列转换, 即矩阵转置.

SAR 成像中的矩阵转置实际上是方位向数据访问和距离向数据访问之间的相互转换, 是依靠转置存储器 (CTM, Corner Turning Memory) 来完成的. 不同的 SAR 成像算法中矩阵转置的次数是不同的, RD 算法在成像处理过程中至少需要一次矩阵转置, CS 算法至少需要三次矩阵转置^[2], 每一次矩阵转置都需要遍历 CTM 内的数据. 因此, 矩阵转置的效率是影响 SAR 成像实时性的重要因素.

针对 SAR 成像处理, Morio Onoe 提出了无数据转置的快速处理方法^[3]. 随着 SAR 成像技术的发展, SAR 成像分辨率越来越高, SAR 成像所处理的数据量和运算量也随之增大, 这种情况下无数据转置的处理方法

已经很难适应. 现有的矩阵转置方法有行进列出法、列进行出法、两页式^[4,5]、三页式^[6,7]矩阵转置法、矩阵分块线性映射法^[8]以及实时矩阵转置方法^[9]等. 行进列出法、列进行出法会造成距离向和方位向上的数据访问效率极为不均衡. 两页式、三页式矩阵转置方法实际上是列进行出法和行进列出法的综合应用, 适合于需要单次转置的 SAR 成像算法(如 RD 算法)的流水实现, 而对于需要多次矩阵转置的 SAR 成像算法(如 CS 算法)则需要多个 CTM 来完成 SAR 成像处理中的多次矩阵转置, 难以实现单板单节点的 SAR 成像, 不利于降低成本和系统集成. 矩阵分块线性映射法和实时矩阵转置方法两者相近, 给出了距离向和方位向效率均衡的矩阵转置方法, 但是没有充分利用 CTM 的数据访问特性以发挥更高的矩阵转置效率.

本文提出的矩阵分块三维映射法是一种可以在同一 CTM 内完成多次矩阵转置的原位存储方法. 该方法结合矩阵分块的思想, 将 CTM 视为三维的存储空间, 并有效利用 CTM 的数据访问特性, 同时实现了距离向和方位向数据的二维高效访问. 两个方向的访问效率均能达到 90% 以上, 极大的提高了 SAR 系统成像效率.

2 CTM 效率分析

SAR 成像处理数据量和运算量巨大, 例如, 条带模式下对 50km × 50km 的场景进行 5m 分辨率成像, 需要处理的数据量高达 2GB. 要达到实时高精度成像, 需要高速海量存储作为 CTM. 目前, 能够达到此要求的存储芯片有 DDR SDRAM、DDR2 SDRAM 和 DDR3 SDRAM 等几种存储芯片. 这几种存储芯片的存储原理和数据访问特性类似, 存储空间都划分为数个 bank. 本文以 DDR3 为例, 利用其结构和数据访问特性讲述矩阵分块三维映射法.

DDR3 的存储空间根据具体型号的不同, 划分为 8 或 16 个 bank, 每个 bank 有 8K、16K 或 32K 行 (Row), 每行有 1K 或 2K 个存储单元, 也称作列 (Column), 每个存储单元可以存储 8bit 或 16bit 数据^[10].

DDR3 的访问效率受多个时间参数约束^[10], 读效率和写效率也略有差别, 由于篇幅限制, 本文仅对影响 DDR3 访问效率的两个主要因素刷新和跨行访问进行分析. DDR3 工作时, 平均每隔 t_{REFI} 时间都需要占用 t_{RFC} 的时间对内部存储单元进行刷新 (Refresh), 以保证 DDR3 内的数据不会丢失, 刷新期间无法对 DDR3 内的数据进行访问. 其中, t_{REFI} 为刷新时间间隔, 典型值为 7800ns; t_{RFC} 为刷新时间, 典型值为 110ns. 另外, 对 DDR3 内某 bank 中一行的数据访问, 需要先对该行进行激活

操作 (Active), t_{RCD} 时间后才能对该行进行数据访问; 对当前活动行的数据访问完成后, 需要时间 t_{RP} 对该行进行预充电操作 (Precharge) 以关闭当前活动行. 其中, t_{RCD} 为激活操作与内部数据访问之间的时间间隔, 最小值为 13ns; t_{RP} 为预充电操作的执行时间, 最小值为 13ns. 因此, DDR3 的数据访问效率 η 是数据访问的有效时间 t_{DATA} 占访问该数据所耗费的所有时间的比值, 即:

$$\eta = \frac{t_{\text{DATA}}}{t_{\text{DATA}} + t_{\text{RP}} + t_{\text{RCD}}} \times \frac{t_{\text{REFI}} - t_{\text{RFC}}}{t_{\text{REFI}}} \times 100\% \quad (1)$$

对 DDR3 进行连续顺序访问时, 在用户时钟频率为 200MHz 的情况下, 每连续访问一行 1024 点数据, 数据访问有效时间为 256 个时钟周期, 即 $t_{\text{DATA}} = 1280\text{ns}$, 理论效率最高可达 $\eta_1 = 96.6\%$. 而对 DDR3 进行频繁跨行访问时, 特别是当每行只进行一次读操作时, 每行访问 8 点数据, 数据访问有效时间为 2 个时钟周期, 即 $t_{\text{DATA}} = 10\text{ns}$, 此时的访问效率降低为 $\eta_2 = 27.4\%$.

由此可见, 对于 DDR3 连续地址空间的数据访问即逐行顺序访问时, 数据访问效率很高, 但是对于频繁跨行访问的情况下, 数据访问效率则降低数倍, 严重影响 CTM 的矩阵转置效率.

带有 bank 划分的存储介质还存在一种数据访问特性, 在满足一定时序条件下, 在对当前 bank 中某一行进行数据访问的同时可以对另一 bank 中的某一行执行激活或者预充电操作^[10]. 当对某一 bank 中的一行进行数据访问时便激活将要访问的处于不同 bank 的一行, 该行访问完毕后, 对该行执行预充电操作的同时便可以对另一 bank 中已经激活的行进行数据访问. 此种每访问一行都要跨 bank 的数据访问方式能够屏蔽掉激活和预充电操作带来的效率损失, 因此, 比在同一 bank 内连续跨行的数据访问方式效率高^[11], 能够使对 DDR3 的数据访问最高效率达到:

$$\eta_{\text{max}} = \frac{t_{\text{REFI}} - t_{\text{RFC}}}{t_{\text{REFI}}} \times 100\% = 98.6\% \quad (2)$$

本文将这种每次换行都要跨 bank 的数据访问方式称为跨 bank 优先数据访问方式, 当数据访问需要频繁跨行时, 这种跨 bank 优先数据访问方式的效率优势会非常明显.

3 矩阵分块三维映射法

矩阵分块三维映射法结合了矩阵分块和跨 bank 优先数据访问方式的优势. 首先, 将 SAR 成像要处理的二维数据矩阵分成大小相等的子矩阵, 每个子矩阵的数据正好能够映射至 CTM 中的一行. 然后, 将每个子矩阵按照跨 bank 优先数据访问方式映射至 CTM 的

每一行. 这样便实现了将 SAR 成像所处理的二维数据矩阵内的数据由其逻辑地址至物理地址的映射. 其中, 逻辑地址为该点数据在二维数据矩阵内的行列位置, 物理地址为该数据点在 CTM 三维存储空间内的存储地址.

3.1 矩阵分块

设 SAR 成像所处理的二维数据矩阵为 $A(x, y)$, $0 \leq x \leq N_A - 1, 0 \leq y \leq N_R - 1$. 其中, N_R 为距离向采样点数, N_A 为方位向采样点数. SAR 成像处理过程中需要进行 FFT 运算, 因此 N_R 和 N_A 一般为 2 的整数次幂.

DDR3 为一个三维存储空间, 记为 $B(i, j, k)$. 其中, i 为行地址, j 为列地址, k 为 bank 地址. C_n 为 DDR3 的列数, B_n 为 bank 数, 而行数可以根据二维数据矩阵 $A(x, y)$ 的大小通过外加存储器的方法进行扩展. 则, $0 \leq i \leq N_A N_R / (C_n B_n) - 1, 0 \leq j \leq C_n - 1, 0 \leq k \leq B_n - 1$.

为了均衡 DDR3 内距离向和方位向的数据访问效率, 需要把矩阵 $A(x, y)$ 划分为多个子矩阵, 然后将子矩阵映射至 DDR3 的一行. 这样在 DDR3 的一行中既有在同一距离向上的相邻数据, 又有在同一方位向上的相邻数据.

划分后的子矩阵大小为 $N_a N_r$. 其中, N_a 为子矩阵的方位向点数, N_r 为子矩阵的距离向点数, 且 $N_a N_r = C_n$. 完整访问完该行的数据需要跨行的次数 RCN (Row Crossing Number) 为:

$$RCN = N_a + N_r = N_a + \frac{C_n}{N_a} \quad (3)$$

当 $C_n = 1K$ 时, RCN 的值与 N_a 的关系曲线如图 1 所示.

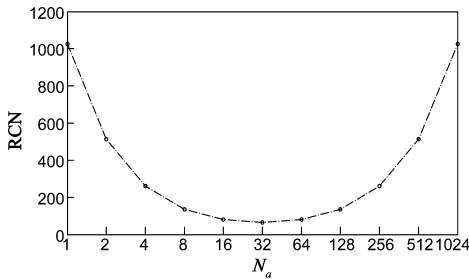


图 1 RCN 与 N_a 关系曲线

由图 1 可以看出, 当 $N_a = N_r = 32$ 时, RCN 取最小值 64, 这样距离向和方位向的数据访问效率最为均衡. 当 $C_n = 2K$ 时, 则 $N_a = 32, N_r = 64$ 或者 $N_a = 64, N_r = 32$, RCN 取最小值 96.

如式(4)所示, 将原始数据矩阵 $A(x, y)$ 分成 $M \times N$ 个大小相等的子矩阵, 每个子矩阵用 $A_{m,n}$ 表示. 其中, $0 \leq m \leq M - 1, 0 \leq n \leq N - 1$. M 为方位向上子块的个数, $M = N_A / N_a$; N 为距离向上子块的个数^[8,11], $N =$

N_R / N_r .

$$A = \begin{bmatrix} A_{0,0} & A_{0,1} & \cdots & A_{0,(N-1)} \\ A_{1,0} & A_{1,1} & \cdots & A_{1,(N-1)} \\ \cdots & \cdots & \cdots & \cdots \\ A_{(M-1),0} & A_{(M-1),1} & \cdots & A_{(M-1),(N-1)} \end{bmatrix} \quad (4)$$

子矩阵 $A_{m,n}$ 内数据与 DDR3 存储空间的一行的映射关系如图 2 所示.

3.2 跨 bank 优先数据访问方式

矩阵分块后, 通常的做法是将二维数据矩阵的子矩阵沿距离向从 DDR3 存储空间的 bank 0 的第 0 行开始逐行映射, 直到 bank 0 的最后一行映射完后再从 bank 1 的第 0 行开始逐行映射, 一直到最后一个子矩阵映射完毕^[8,9]. 这种逐行映射的方式是先将当前的 bank 映射完毕后再将其后的子矩阵映射至下一 bank, 每个子矩阵映射至 DDR3 存储空间后所处的 bank 分布如图 3 所示.

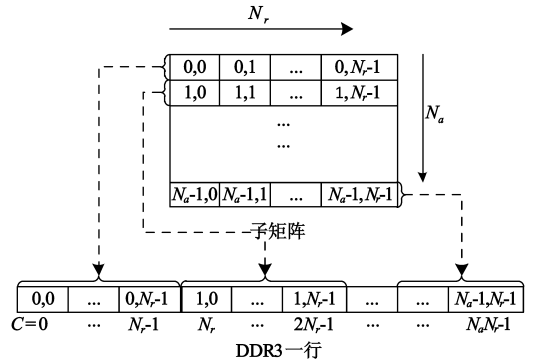


图 2 子矩阵与 DDR3 一行映射关系

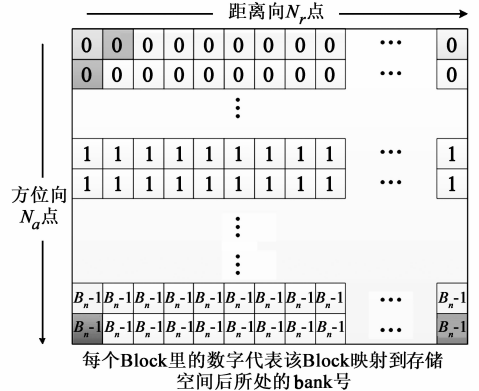


图 3 逐行映射方式中子矩阵所映射 bank 分布图

图 3 中的每个小方块为一个子矩阵, 方块内的数字代表该子矩阵映射至 DDR3 存储空间后所处于的 bank 号. 可以看出, 距离向上每个相邻的子矩阵在 DDR3 存储空间内处于同一 bank 不同行, 这样在对距离向数据进行访问时, 每次访问 32 点数据都要跨行

一次,占用激活时间 t_{RCD} 和预充电时间 t_{RP} . 用户时钟频率为 200MHz 的情况下单纯的数据访问时间 $t_{DATA} = 40ns$, 此时的数据最高访问效率为 $\eta_3 = 59.7\%$. 同样, 方位向数据访问的最高效率也近似等于 η_3 . 因此, 简单的依靠矩阵分块仅能使距离向和方位向的数据访问效率有所均衡, 不能避免由于频繁的跨行带来的访问效率损失.

本文的矩阵分块三维映射法采用跨 bank 优先数据访问方式来解决上述问题, 通过使距离向和方位向数据的跨行访问都以跨 bank 优先的方式进行, 有效的避免了由于频繁的跨行访问所导致的效率降低.

为了保证对 DDR3 内距离向数据和方位向数据的访问都以跨 bank 优先的方式进行, 同时需要使沿距离向分布的相邻子矩阵和沿方位向分布的相邻子矩阵映射至 DDR3 存储空间的不同 bank 内, 形成如图 4 所示的子矩阵 bank 分布.

为了达到上述效果, 本文的矩阵分块三维映射法做了如下设计:

首先, 将第 0 行距离向上 N 个子矩阵 $A_{0,0} \sim A_{0,N-1}$ 以跨 bank 优先的方式逐一映射至 bank 0 ~ bank $B_n - 1$ 的第 0 行, 然后是 bank 0 ~ bank $B_n - 1$ 的第 1 行, 按照此方式依次映射, 直至子矩阵 $A_{0,N-1}$ 映射至 bank $B_n - 1$ 的第 $N/B_n - 1$ 行.

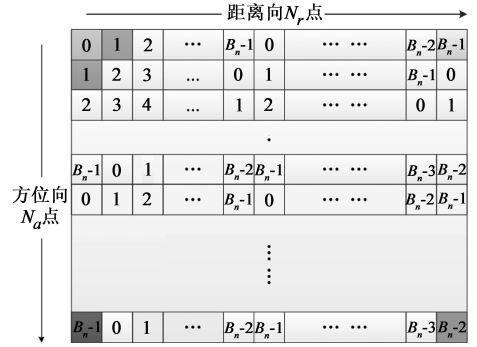


图4 矩阵分块三维映射法子矩阵所映射bank分布图

然后, 对于第 1 行距离向子矩阵 $A_{1,0} \sim A_{1,N-1}$, 则从 bank 1 的第 N/B_n 行开始映射, 映射至 bank $B_n - 1$ 的第 N/B_n 行后再返回 bank 0 的第 N/B_n 行, 然后是 bank 1 的第 $N/B_n + 1$ 行, 如此继续下去直至 $A_{1,N-1}$ 映射至 bank 0 的第 $2N/B_n - 1$ 行. 这样, 映射起始于 bank 1, 结束于 bank 0.

按照如上规律, 对于第 m 行子矩阵 $A_{m,0} \sim A_{m,N-1}$ ($0 \leq m \leq M - 1$), 映射起始于 bank p 的第 mN/B_n 行, 结束于 bank q 的第 $(m + 1)N/B_n - 1$ 行. 其中 $p = \text{mod}(m, B_n)$, $0 \leq p \leq B_n - 1$, $q = \text{mod}(m + B_n - 1, B_n)$, $0 \leq q \leq B_n - 1$ ($\text{mod}(x, y)$ 为对 x/y 取余). 如此映射下去将会得到如图 4 所示的子矩阵所映射 bank 分布图.

图 5 为当 $B_n = 8$ 时, 每个子矩阵在 DDR3 三维存储空间内的位置分布.

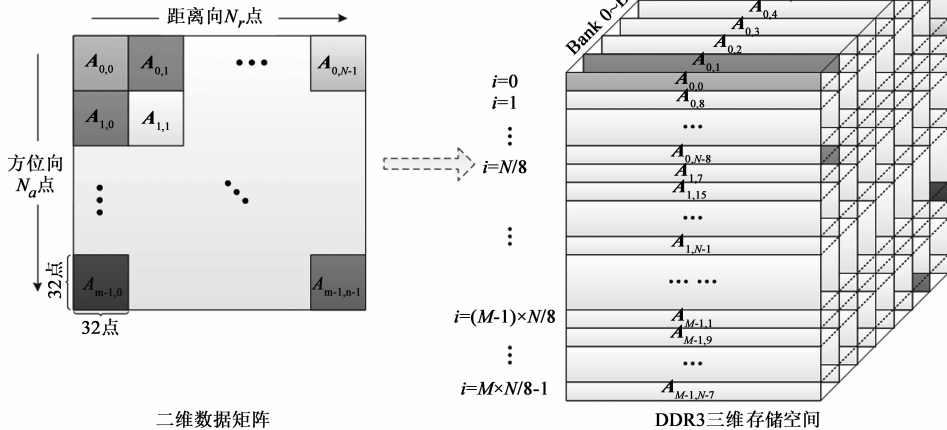


图5 矩阵分块三维映射法映射图

按照矩阵分块三维映射法将二维数据矩阵映射至 DDR3 三维存储空间后, 无论是在距离向上还是在方位向上, 二维数据矩阵中的每个相邻的子矩阵都分布在 DDR3 不同的 bank 中. 这样, 在对 DDR3 进行距离向或方位向数据访问时, 都可以充分利用跨 bank 优先数据访问方式的优势, 从而使距离向和方位向数据访问的

效率同时达到最优.

3.3 地址映射

利用矩阵分块三维映射法实现 SAR 成像矩阵转置存储时, 处理器芯片所执行的程序需要依照该矩阵转置存储方法的地址映射规律将二维数据矩阵内数据的逻辑地址映射至 DDR3 存储空间的物理地址. 对存储在

DDR3 内的二维数据矩阵进行距离向或方位向数据的读写则按照该地址映射规律执行。

二维数据矩阵 $A(x, y)$ 内任意一点的数据的逻辑地址为 (x, y) , 其中, $0 \leq x \leq N_A - 1, 0 \leq y \leq N_R - 1$, 则:

$$\begin{cases} x = mN_a + a & \text{其中, } 0 \leq m \leq M - 1, \\ & 0 \leq a \leq N_a - 1, MN_a = N_A \\ y = nN_r + b & \text{其中, } 0 \leq n \leq N - 1, \\ & 0 \leq b \leq N_r - 1, NN_r = N_R \end{cases} \quad (5)$$

DDR3 存储空间 $B(i, j, k)$ 内的存储单元对应的物理地址为 (i, j, k) . 本文在矩阵分块三维映射法中, 实现了 SAR 成像处理过程中的数据由其逻辑地址 (x, y) 至物理地址 (i, j, k) 的映射. 按照矩阵分块三维映射法, (x, y) 与 (i, j, k) 之间有如下映射关系:

$$\begin{cases} i = \text{floor}((mN + n)/B_n) & \text{其中, } 0 \leq i \leq N/B_n - 1 \\ j = aN_r + b & \text{其中, } 0 \leq j \leq N_a N_r - 1 \\ k = \text{mod}(m + n, B_n) & \text{其中, } 0 \leq k \leq B_n - 1 \end{cases}$$

注: $\text{floor}(x)$ 为对 x 向下取整, $\text{mod}(x, y)$ 为对 x/y 取余 (6)

此映射关系将对二维数据矩阵中逻辑地址 (x, y) 的数据访问转化成了对 DDR3 三维存储空间中物理地址 (i, j, k) 的访问. SAR 成像矩阵转置的数据访问的物理地址跳变规律较为复杂, 而逻辑地址跳变特别简单. 进行程序设计时, 根据此映射关系设计一个地址变换器, 物理地址则由逻辑地址通过地址变换得到.

4 效率测试与结果分析

本文采用 Xilinx 公司的 KC705 开发板作为测试平台, ISE14.3 作为软件开发环境. 通过 KC705 开发板上的 XC7K325T 完成对片外存储空间 DDR3 SODIMM 的访问, 并对矩阵分块三维映射法及其它矩阵转置方法进行效率测试.

本文对矩阵分块三维映射法的数据访问效率进行了测试, 测试方法为将一个 SAR 成像所要处理的 8192×8192 点二维数据矩阵按照矩阵分块三维映射法的地址映射规律分别沿距离向(方位向)写至 KC705 开发板上的片外 DDR3 SODIMM, 然后以距离向(方位向)的方式读回数据并校验其正确性, 同时, 以计数器的方式计算出所访问数据的个数 Data_count 和数据访问时间 Time_count .

数据访问效率的公式如下:

$$\eta = \frac{\text{实际数据访问带宽}}{\text{最高数据带宽}} = \frac{\text{数据量}}{\text{传输时间}} = \frac{\text{Data_count} \times 256\text{bit}}{\text{Time_count} \times 5\text{ns}} = \frac{\text{Data_count}}{400\text{MHz} \times 2 \times 64\text{bit}} \times 100\% \quad (7)$$

由式(7)可以看出, 数据访问效率等于所访问数据的个数与传输数据所用的时间的比值. 以同样的方法分别对行进列出法和矩阵分块三维映射法进行了效率测试, 并与本文中的矩阵分块三维映射法进行对比. 各种矩阵转置方法效率测试结果如下:

表 1 矩阵转置方法效率测试

效率	距离向 读效率	距离向 写效率	方位向 读效率	方位向 写效率
行进列出法	97.8%	91.8%	17.9%	13.4%
矩阵分块线性映射法 ^[8]	48.5%	36.6%	87.2%	76.2%
矩阵分块三维映射法	97.8%	91.8%	97.8%	91.8%

由表 1 中的测试结果可以看出, 行进列出法或者列进行出法在一个方向上的数据访问效率很高, 而在另一个方向上数据访问效率很低. 矩阵分块线性映射法两个方向的数据访问效率相对均衡, 但是都无法达到顺序访问的效率. 矩阵分块三维映射法相对于其他的矩阵转置方法有很大的效率优势, 距离向和方位向的读写效率都能够达到 90% 以上, 接近于顺序访问的效率.

5 结论

本文中的矩阵分块三维映射法是一种原位存储方法, 结合矩阵分块的思想, 充分利用了 DDR3 的数据访问特性, 将二维数据矩阵划分为多个子矩阵并按地址映射规律映射至 DDR3 存储器的每一行中. 按照该方法, 二维数据矩阵的距离向和方位向的数据都能够以跨 bank 优先数据访问方式被访问, 从而使两个方向的数据访问效率均能接近顺序访问的效率. 实践表明, 该方法适用于采用 DDR、DDR2、DDR3 等带有 bank 划分的存储介质作为 CTM 的 SAR 成像系统, 极大的提高了 SAR 成像处理中的矩阵转置效率.

参考文献

- [1] 皮亦鸣, 杨建宇, 付毓生, 等. 合成孔径雷达成像原理[M]. 成都: 电子科技大学出版社, 2007.
Pi Yi-ming, Yang Jian-yu, Fu Yu-sheng, et al. Synthetic Aperture Radar Imaging Principle[M]. Chengdu: University of Electronic Science and Technology Press, 2007. (in Chinese)
- [2] 熊君君, 王贞松, 姚建平, 等. 星载 SAR 实时成像处理器的 FPGA 实现[J]. 电子学报, 2005, 33(6): 1070 - 1072.

- Xiong Jun-jun, Wang Zhen-song, Yao Jian-ping, et al. The FPGA design of on board SAR real time imaging processor[J]. Acta Electronica Sinica, 2005, 33 (6): 1070 - 1072. (in Chinese)
- [3] Onoe Morio, Kubota Ichiro, Masubuchi Yoshio. Fast processing of synthetic aperture radar without data transposition[A]. Proceedings of the 13th Int'l Symposium on Space Technology and Science [C]. Tokyo: AGNE Publ Co, 1982. 1305 - 1310.
- [4] 卢世祥, 韩松, 王岩飞. 合成孔径雷达实时成像转置存储器的两页式结构与实现[J]. 电子与信息学报, 2005, 27 (8): 1226 - 1228.
Lu Shi-xiang, Han Song, Wang Yan-fei. The structure and implementation of the two-frame corner turn memory (CTM) in real time imaging of SAR[J]. Journal of Electronics and Information Technology, 2005, 27 (8): 1226 - 1228. (in Chinese)
- [5] 谢应科, 张涛, 韩承德. 实时 SAR 成像系统中矩阵转置的设计和实现[J]. 计算机研究与发展, 2003, 40 (1): 6 - 11.
Xie Ying-ke, Zhang Tao, Han Cheng-de. Design and implementation of matrix transposition unit for real time SAR image systems[J]. Journal of Computer Research and Development, 2003, 40 (1): 6-11. (in Chinese)
- [6] 李早社, 禹卫东, 汪亮, 等. 基于 SDRAM 的星载 SAR 星上实时成像转置存储器[J]. 信号处理, 2007, 23 (3): 433 - 436.
Li Zao-she, Yu Wei-dong, Wang Liang, et al. Corner turning memory based on SDRAM for spaceborne SAR on-board real-time imaging [J]. Signal Processing, 2007, 23 (3): 433 - 436. (in Chinese)
- [7] Ren G, Han J, Han C. CTM on multiprocessor; solution for bottleneck of SAR[A]. Proceedings of the 5th International Conference on Signal Processing [C]. Beijing: IEEE, 2000. 1915 - 1920.
- [8] 边明明, 毕福昆, 汪精华. 实时 SAR 成像系统矩阵转置方法研究与实现[J]. 计算机工程与应用, 2011, 47 (22): 117 - 119.
- Bian Ming-ming, Bi Fu-kun, Wang Jing-hua. Research and implementation of matrix transpose for real-time SAR imaging system [J]. Computer Engineering and Applications, 2011, 47 (22): 117 - 119. (in Chinese)
- [9] 鲍胜荣, 周海斌. SAR 实时成像高效矩阵转置研究和实现[J]. 现代雷达, 2013, 35 (3): 24 - 27.
Bao Sheng-rong, Zhou Hai-bin. Study and implementation of high efficient matrix transpose for SAR real-time imaging system [J]. Modern Radar, 2013, 35 (3): 24 - 27. (in Chinese)
- [10] Micron Technology Inc. 1Gb_DDR3_SDRAM. pdf [DB/OL]. <http://www.micron.com>, 2009.
- [11] Xiaoning Liu, He Chen, Yizhuang Xie. Research and implementation of CTM for real-time SAR imaging processing [A]. Proceedings of the IET International Radar Conference 2013 [C]. Xi'an: IET, 2013. 0228.

作者简介



刘小宁 男. 1987 年 11 月出生, 山东德州人. 现为北京理工大学信息与电子学院博士研究生. 主要研究方向为星上 SAR 实时成像处理.
E-mail: liuxiaoning@bit.edu.cn



谢宜壮 (通信作者) 男. 1980 年 1 月出生, 吉林长春人. 2009 年在北京理工大学获得工学博士学位, 2011 年北京信息科学与技术学院博士后流动站出站. 现为北京理工大学信息与电子学院讲师. 主要研究方向为星上实时信息处理技术与系统架构设计.
E-mail: xyz551_bit@bit.edu.cn